

Wie sieht's in meinem USB-Stick aus? – Röntgenradiografie und Röntgen-Tomografie für das 3D-Packaging und die Nano-AVT

What's Inside my USB Stick? X-ray Radiography and X-ray Tomography for 3D Packaging and Nano-AVT

Tobias Neubrand, GE Sensing & Inspection Technologies GmbH, Wunstorf; Martin Oppermann, TU Dresden, Institut für Aufbau- und Verbindungstechnik der Elektronik (IAVT); Holger Roth, GE Sensing & Inspection Technologies GmbH, Stuttgart; Henry Weber, Volume Graphics GmbH, Heidelberg; Thomas Zerna, TU Dresden, Institut für Aufbau- und Verbindungstechnik der Elektronik (IAVT)

Die Elektronik und Mikrosystemtechnik sind durch eine fortschreitende Miniaturisierung und Erhöhung der Komplexität der Bauelemente geprägt. Beschrieben wird diese Entwicklung im Bereich der Halbleiterindustrie mit dem Mooreschen Gesetz und für das Packaging mit den weiterführenden Begriffen ‚More Moore‘ und ‚More than Moore‘. Einen wesentlichen Einfluss auf die anzuwendenden Technologien hat natürlich der Markt, in dem das jeweilige Endprodukt platziert werden soll. Kostenfaktoren spielen eine wesentliche Rolle. Dabei ist die Entwicklung der elektronischen Systeme untrennbar mit der Entwicklung der zugehörigen Aufbau- und Verbindungstechnik (AVT) und der für die Erfolgskontrolle der eingesetzten Methoden und Verfahren notwendigen Prüf- und Inspektionstechnik verbunden. In diesem Manuskript werden die Motivation für die Entwicklung und Anwendung höchstauflösender, auf Röntgenstrahlung basierender Inspektionsverfahren am Beispiel des Packagings eines Alltagsgegenstandes, nämlich eines USB-Speicher-Sticks, erörtert.

Electronics and microsystems are characterised by their increasing miniaturisation and complexity of their components. These trends are discussed in the context of the semiconductor industry and in terms of Moore's Law and "More than Moore". A significant influence in the technology is, understandably, the market in which the finished product will be used. Cost factors, as always, are critical. Thus the development of electronic systems is inseparable from the assembly and interconnection technology (AVT) to be used. Likewise, these factors influence the choice of test and inspection techniques to ensure successful quality control. Discussed here are the drivers for development and use of high resolution, X-ray-based inspection processes, using as example, an item in everyday use, namely a USB Stick.

1. Packaging-Entwicklung und Herausforderung Nano-AVT

Treibende Kräfte für die Erhöhung der Integration auf dem Halbleiter, und damit auch Treiber der Nano-AVT, sind einerseits die Halbleiterhersteller, welche immer kleinere Strukturbreiten beherrschen und damit immer mehr elektronischer Funktionalität auf der zur Verfügung stehenden Fläche ermöglichen, und andererseits die Anwender (vor allem die anwen-

dende Industrie), welche immer mehr Funktionalität in kleinstem Volumen bei hoher Zuverlässigkeit und niedrigem Preis fordern. Ein extremes Beispiel für diese Entwicklung ist das Mobiltelefon. Wo noch vor wenigen Jahren das Telefonieren und das Senden von Kurznachrichten mit dem SMS-Dienst als Funktionalität ausreichten, bieten Mobiltelefone der neuesten Generation die Leistungsfähigkeit eines Personalcomputers mit Internetzugang, Digitalkamera, verschiedenen, meist drahtlosen, Kommunikations-

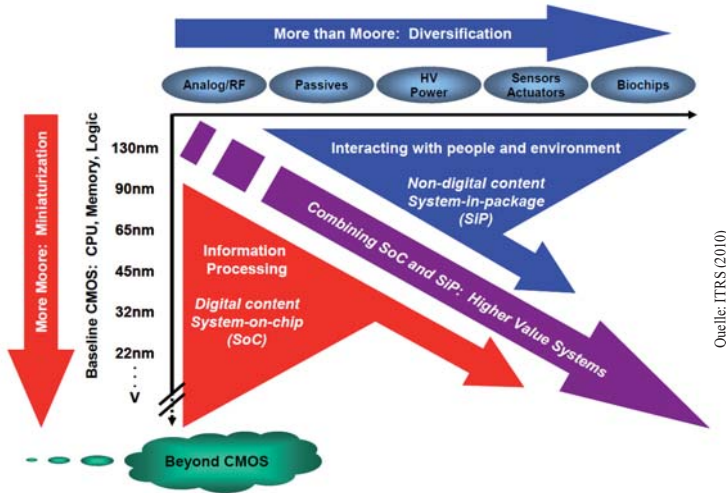


Abb. 1: Entwicklung der Elektronik im Hinblick auf die Herausforderungen an die Halbleiter- und Packaging-Industrie

schnittstellen, vorinstallierter Standardsoftware aus dem Büro- und Entertainment-Bereich und großem frei verfügbarem Speicher. Diese Geräte vereinen Funktionen, wie Radioempfang, Musik- und Video-wiedergabe neben ihrer Hauptfunktion, der Kommunikation. Die nächste Gerätegeneration wird bereits mit Bild- und Videopräsentationstechnik ausgestattet sein, welche die Wiedergabe von Multimediainhalten auf nahezu beliebigen reflektierenden Flächen für eine größere Gruppe Zuschauer ermöglicht. Lichtquelle dafür werden Hochleistungs-LEDs sein. ‚Nebenforderungen‘ der Anwender sind dabei lange Batterielaufzeit ohne Aufladung, hohe Verfügbar-

keit, Robustheit gegen Umwelteinflüsse (Temperaturschwankungen, Feuchtigkeit, Erschütterungen, Stoß), geringes Eigengewicht, leichte intuitive Bedienung und, wie bereits erwähnt, niedriger Anschaffungspreis.

Die für die Herstellung solcher miniaturisierten Produkte anzuwendenden Technologien werden auf ihren jeweiligen speziellen Einsatzfall hin optimiert, d.h. einer zwischenzeitlich erfolgten Vereinheitlichung von Prozessabläufen folgt eine zunehmende Diversifizierung der Prozesse. Das bedeutet für die AVT zunehmend ein grenzwertiges Ausloten der bewährten und die Entwicklung völlig neuer Aufbauvarianten (siehe Zerna (2008)).

Gleichzeitig fordert der permanente Druck zur Kostenreduzierung besonders bei der Produktion preiswerter Massengüter das Beschreiten neuer technologischer Wege, wie die Entwicklung und Einführung der Polymerelektronik, welche sich durch die Anwendung preiswerter Drucktechnologien auszeichnen wird.

Mit fortschreitender Erhöhung der Integrationsdichte bei den aktiven Bauelementen, welche einerseits durch Strukturverkleinerung auf dem Halbleiterchip

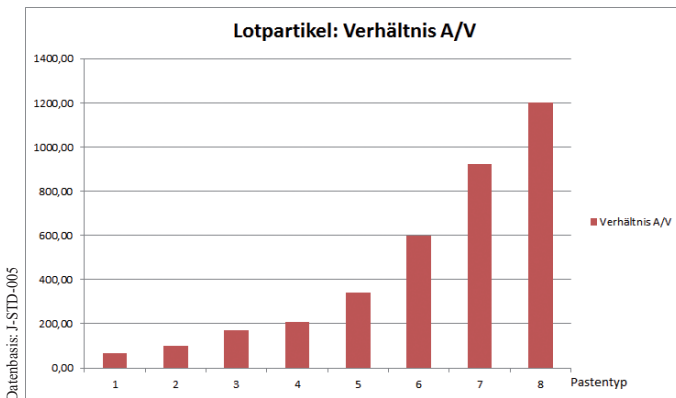


Abb. 2: Entwicklung des Verhältnisses zwischen Partikeloberfläche und seinem entsprechenden Volumen in Abhängigkeit vom Lotpastentyp

stattfindet (Stichwort ‚Moore’s Law‘) und andererseits durch die Heterosystemintegration (dreidimensional integrierte Systemlösungen) erreicht wird (Stichwort ‚More than Moore‘), stellen sich auch der AVT neue Herausforderungen, so wie sie in *Abbildung 1* in Form einer Roadmap systematisiert werden. Diese werden unter dem Begriff nano-AVT beschrieben. Dabei ist keinesfalls gemeint, Bauelemente mit Abmessungen im Nanometerbereich zu verarbeiten, wie die folgende Definition beschreibt:

„Nano-AVT ist eine Aufbau- und Verbindungstechnik, die die Anschlussdichten der Nanoelektronik (die künftige Mikroelektronik mit funktionsbestimmenden Strukturen kleiner 100 nm) adäquat auf die 1st-Level- und 2nd-Level-Interconnect-Ebene der Baugruppe überträgt. Dabei sollen nanotechnologisch modifizierte Werkstoffe, Verfahren und Wirkprinzipien an jenen Stellen zum Einsatz kommen, wo heutige Technologien der Elektronikproduktion an ihre Grenzen stoßen und/oder deutliche Nutzwertsteigerungen entstehen. Nano-AVT beschäftigt sich nicht mit dem Nanometer als geometrische Dimension, z.B. als Bauelemente-Pitch. Die ständig wachsenden Anforderungen an die Gesamtleistung zwingen jedoch dazu, neben der Integration auf dem Chip, die Integrationsumgebungen einzubeziehen.“ (siehe Diskurs (2005))

Die Miniaturisierung der Verbindungen in der Elektronik und der damit verbundene Einsatz nanoskaliger Verbindungswerkstoffe lassen neuartige Merkmalsausprägungen und Fehlermechanismen erwarten. Ursachen dafür liegen in der Veränderung der Geometrieverhältnisse und in der dramatischen Veränderung des Verhältnisses zwischen Oberfläche der Fügeverbindung, ihrem Volumen und der korrespondierenden Pad-Fläche auf dem Schaltungsträger.

Besonders groß ist die Veränderung des Verhältnisses Volumen zu Oberfläche bei den Legierungspartikeln

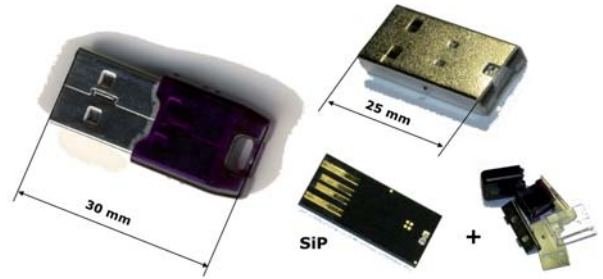


Abb. 3: 2GB-Mikro-USB-Stick von 2008

der Lotpasten, wie in der folgenden Grafik, basierend auf Daten aus der Norm J-STD-005, ersichtlich ist.

Dies bedeutet für die Prozessierbarkeit der Lotpaste, dass mit steigendem Lotpastentyp der Anteil der im Inneren des einzelnen Lotpartikels geschützten Metallatome gegenüber denen, die an der Partikeloberfläche im Kontakt mit der Umwelt stehen, sinkt. Größere Anteile des Legierungsvolumens sind dadurch oxidiert bzw. durch Umwelteinflüsse kontaminiert. Dem müssen die organischen Bestandteile der Lotpasten und auch die verschärften Lager- und Verarbeitungsempfehlungen an die Anwender Rechnung tragen.

2. Analytik für die Nano-AVT: Wie sieht's im Inneren (m)eines USB-Sticks aus?

Um den Erfolg einer neuentwickelten Technologie nachzuweisen, sind Prüfverfahren nötig, die möglichst zerstörungsfrei einen Einblick in die entstandene Struktur ermöglichen. Viele dieser Strukturbestandteile (z.B. Lötstellen, Bondverbindungen, Trägermaterialien) sind mit optischen Methoden nicht inspizierbar, weil von anderen Strukturen verdeckt. Dort kommen dann hochauflösende Röntgenverfahren, wie die Röntgenradiografie und die Röntgen-Computertomografie ins Spiel. Eine ausführliche Systematisierung der heute üblichen Analytikmethoden für die nano-AVT und speziell der Möglichkeiten und Grenzen der Röntgendiagnostik sind in Oppermann (2011) dargestellt.

In diesem Artikel soll das Packaging von USB-Speicher-Sticks unterschiedlicher Entwicklungsgenerationen gezeigt werden. Gleichzeitig spiegeln die durchgeführten und hier dokumentierten Untersuchungen auch die rasante Entwicklung bei der dazu notwendigen Analysetechnik wieder.

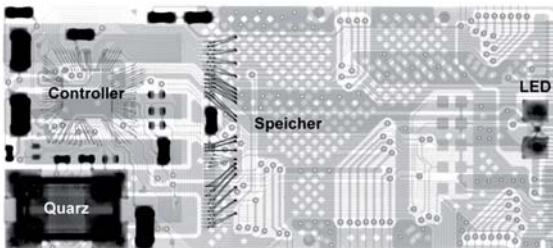


Abb. 4: USB-Speicher als SiP und sein ‚Innenleben‘

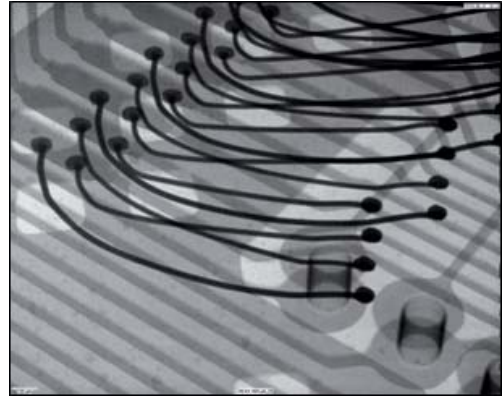
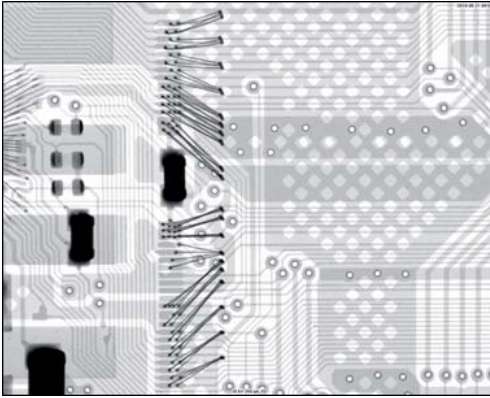


Abb. 5: Kontaktierung der Speicherbank (die Speicherchips sind nicht sichtbar, da Silizium nur sehr wenig Röntgenstrahlung absorbiert)

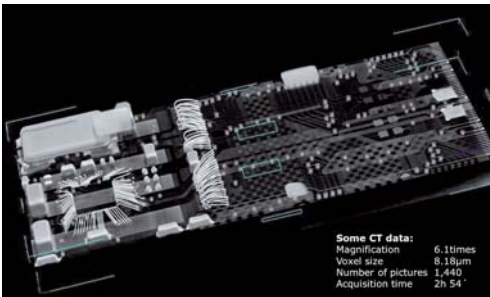


Abb. 6: CT des USB-Sticks

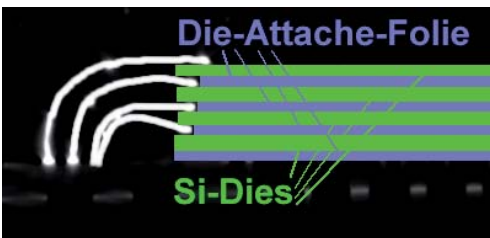
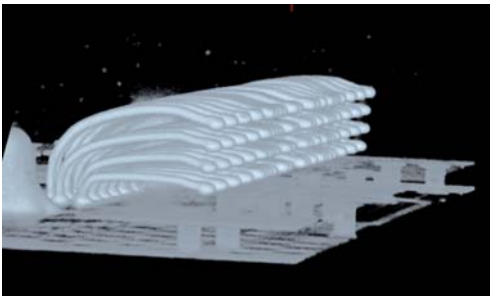


Abb. 7: Details der Flash-Speicher-Kontaktierung im CT-Volumenbild und Prinzipaufbau, eingetragen in einen virtuellen 2D-Schnitt

2.1. USB-Stick Nr. 1 von 2008: 2GB Speicherkapazität

Die erste Analyse eines USB-Sticks am IAVT der TU Dresden geht auf das Jahr 2010 zurück. Dem Institut lag ein defekter Mikro-USB-Stick mit 2GB Speicherkapazität (Preis ca. 18 €) vor, an dem exemplarisch mit zerstörungsfreien und zerstörenden Prüfmethoden (zFP und zP) die Ausfallursache zu Demonstrationszwecken ermittelt werden sollte. Eine elektrische Funktion war nicht mehr vorhanden (Stromaufnahme im mA-Bereich, keine Aktivitäten auf dem Bus). Das Vorgehen bei und die Ergebnisse der Analyse wurden ausführlich auf einem Tutorial während der dritten ‚Electronics Systemintegration Technology Conference‘ im Jahr 2010 in Berlin vorgestellt (siehe auch ESTC (2010)).

Der untersuchte USB-Stick wurde damals als der mit der kleinsten Bauform am europäischen Markt beworben. *Abbildung 3* zeigt ihn im Ganzen und teilzerlegt. Im Inneren ist er als System-in-Package (SiP) aufgebaut. Lediglich die Anschlüsse des USB, einige Test-Pads und die LED zur Aktivitätsanzeige schauen aus dem Verguss heraus.

Eine erste Analyse des inneren Aufbaus erlaubte die Röntgenradiografie, wie *Abbildung 4* zeigt. Identifiziert sind der Controller-Schaltkreis und die Speicherbänke als in Chip-on-Board-Technologie montierte Bauelemente. Weiterhin sind ein Quarzoszillator, eine LED und einige passive Bauelemente erkennbar.

In der Schrägdurchstrahlung wurde erkennbar, dass die Speicherbank des USB-Sticks aus übereinander

(Quelle: STATS-Chip-PAC, Tech Search International Inc., zur Nutzung durch die TU Dresden)

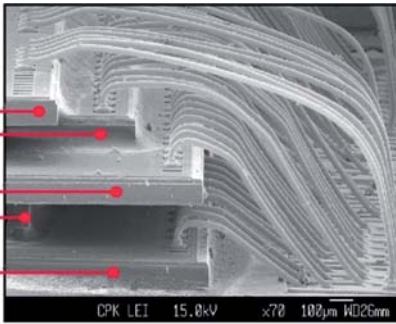


Abb. 8: Gestapelte Dies in einer REM-Aufnahme

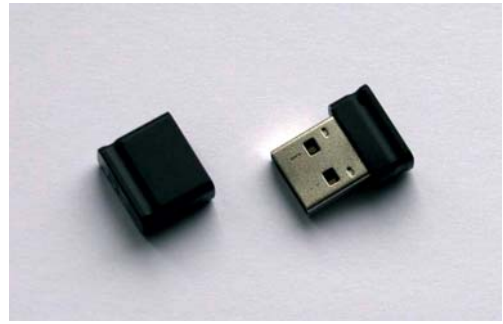


Abb. 9: Mikro-USB-Stick aus dem Jahre 2012

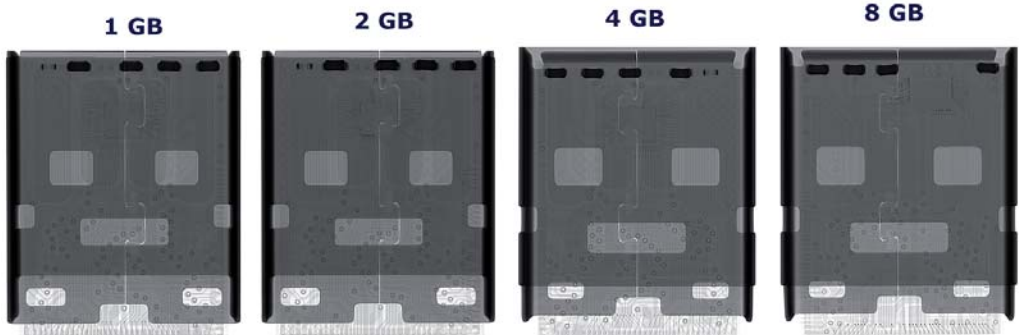


Abb. 10: 2D-Ansicht der untersuchten USB-Sticks

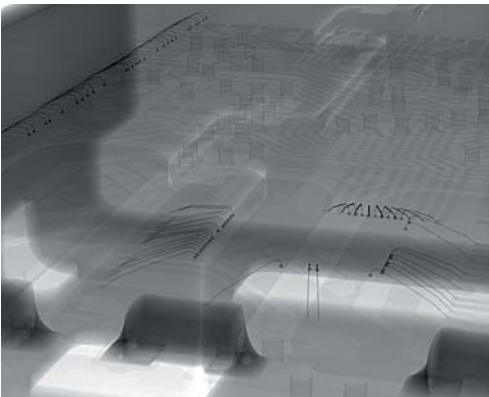
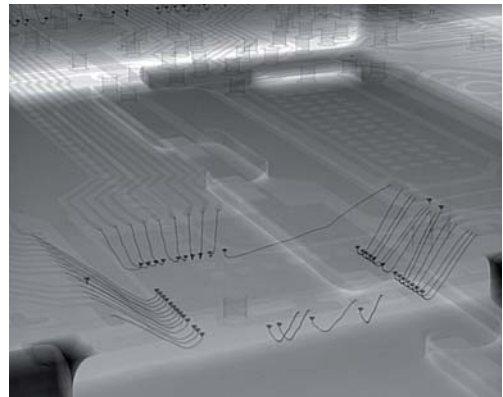


Abb. 11: Details des 4GB-Sticks (links) und des 8GB-Sticks



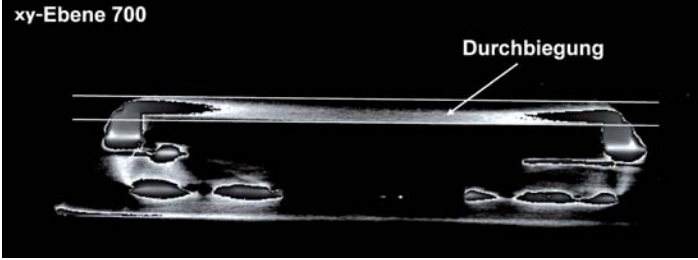
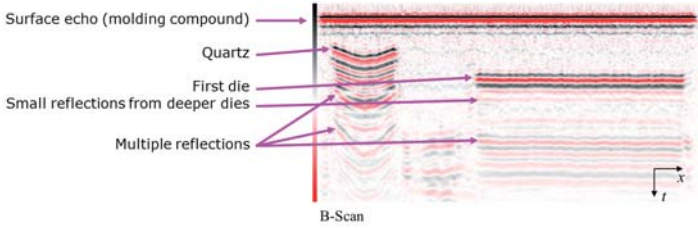

gestapelten Speicherschaltkreisen (Stacked Dies) bestand (Abb. 5).

Eine genaue Analyse dieses Aufbaus erlaubte die im zweiten Analyseschritt durchgeführte Röntgen-Computertomografie. Ein Übersichtsbild in 3D-Darstellung als Ergebnis der CT mit einigen Parametern zeigt Abbildung 6. Die Abbildung 7 zeigt Details die-

ses Aufbaus und das Aufbauprinzip. Die Ansicht einer ähnlichen Konstruktion in einer Aufnahme eines Raster-Elektronenmikroskops zeigt Abbildung 8.

Der Vollständigkeit halber sei darauf hingewiesen, dass mit Hilfe der Verfahren Röntgenradiografie, Röntgen-CT, Ultraschallmikroskopie und Metallografie mit hoher Wahrscheinlichkeit die Ausfallur-

Tab. 1: Bilder des möglichen Schadensortes

Methode	Schadensbild
Röntgen-CT	
Ultraschallmikroskopie	
Metallografie & Mikroskopie	

sache des USB-Sticks ermittelt werden konnte. Es wird angenommen, dass durch den hohen mechanischen Stress beim Einstecken und Entfernen des USB-Sticks in bzw. aus dem PC heraus, es zu einer Verbiegung des Gehäuses des Schwingquarzes kam und dieser keinen Takt für das elektronische System bereitstellen konnte. *Tabelle 1* zeigt mit verschiedenen Methoden aufgenommene Bilder des möglichen Schadensortes.

2.2. USB-Stick Nr. 2 bis 5 von 2012: 1GB / 2GB / 4GB / 8GB Speicherkapazität

In einer Fachdiskussion zur Packaging-Entwicklung der letzten Jahre und der Erkennbarkeit von Details zwischen Kollegen von GE Sensing & Inspection Technologies / Produktlinie Phoenix | x-ray wurde die Idee geboren, aktuelle Mikro-USB-Sticks

(siehe *Abb. 9*) mittels Röntgentechnik zu analysieren und Aussagen über die Einordnung in die Vorhersagen der Roadmaps zu treffen.

Die Kollegen von GE besorgten die Speicher und auch die nötigen Genehmigungen des Herstellers, die Package-Analyseergebnisse zu veröffentlichen. Die Untersuchung mit Röntgenradiografie zeigte, dass in allen Varianten des USB-Sticks (Preis ca. 5 bis 10 €) nur jeweils ein Controller, ein Speicher-Die und einige passive Bauelemente assembliert waren (*Abb. 10*). Details für den 4GB- und den 8GB-Speicher zeigt *Abbildung 11*. Interessanter Weise besitzen diese USB-Sticks keinen externen Quarz bzw. Oszillator mehr, wie er eventuell Ausfallursache des ersten USB-Sticks war. Da durch die 2D-Inspektion in Senkrecht- und Schrägdurchstrahlung die

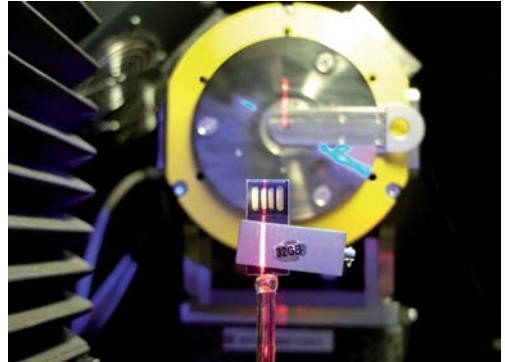
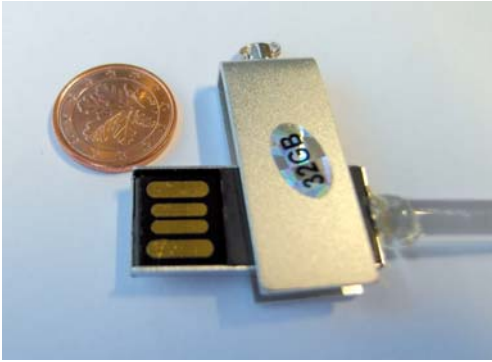


Abb. 12: USB-Stick im Größenvergleich (links) und montiert in der CT-Anlage

innere Struktur hinreichend geklärt wurde, erfolgten vorerst keine weiteren Untersuchungen.

**2.3. USB-Stick Nr. 6 von 2012:
32GB Speicherkapazität**

Um Einblicke in die Fertigungstechnologie von USB-Sticks mit größerer Speicherkapazität zu erhalten, wurde ein 32GB-Stick (Preis ca. 25 €, *Abb. 12*) beschafft und mit Mikroröntgen-CT bei der Firma General Electric in Wunstorf analysiert.

Es wurden Computertomografien mit unterschiedlichen Auflösungen und unterschiedlichen interessierenden Bereichen (ROI – region of interest) aufgenommen. Die Aufbereitung der Daten für die Analyse und die Visualisierung der Ergebnisse erfolgte bei der Firma Volume Graphics GmbH in Heidelberg. Übersichtsvisualisierungen des 32GB-USB-Sticks zeigen die *Abbildungen 13*.

Diese Art der optischen Präsentation hat einen hohen ästhetischen Anspruch und transportiert gleichzeitig sehr viele Informationen, die für die Analyse unerlässlich sind. In der oben gezeigten Form ist sie darüber hinaus ein hervorragendes Mittel, Untersuchungsergebnisse publikumswirksam aufzubereiten. Für den Ingenieur sind diese Darstellungen (dann aber meist als Graustufenbild) für die Orientierung im 3D-Datensatz unerlässlich. Anhand der 3D-Volumenbilder können interessierende Regionen (oft auch schon die Schadensregion bei Ausfalluntersuchungen) identifiziert und dann im virtuellen 2D-Schnitt genau analysiert und vermessen werden. Bei der Sichtung des Datensatzes für den 32GB-USB-Stick zeigte sich, dass zur Erreichung des hohen Speichervolumens zwei Speicherschaltkreise übereinander gestapelt wurden. Die elektrischen Verbindungen wurden, wie auch schon beim

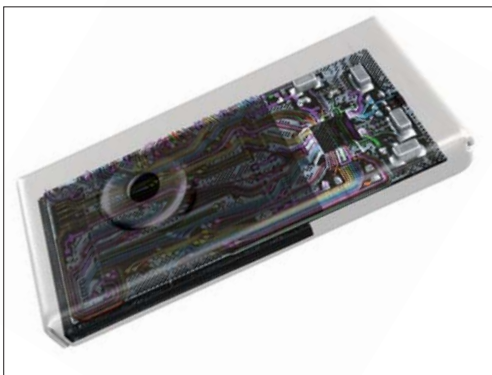


Abb. 13: Rekonstruktion und Visualisierung der segmentierten Leiterbahnen in der CT-Aufnahme des USB-Sticks



Abb. 14: Bondverbindung der gestapelten Speicher-ICs in 3D-Darstellung (links) und als virtueller Schnitt

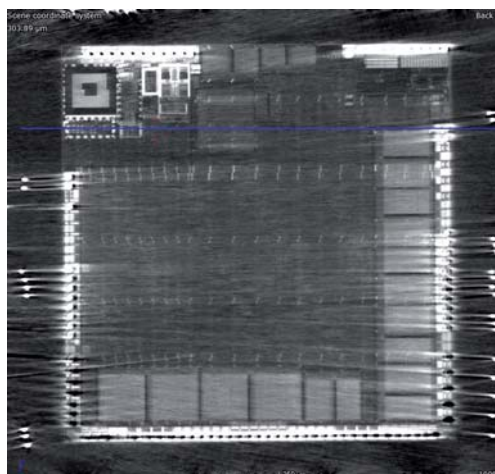
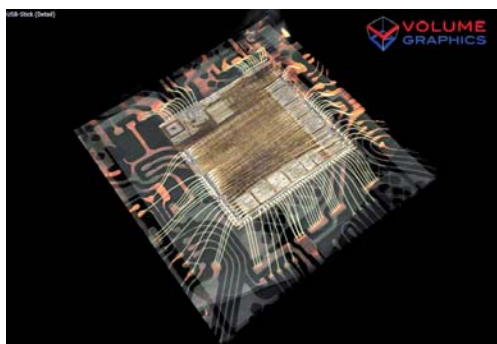


Abb. 15: Metallisierungslagen aus Kupfer auf dem Controller (3D-Darstellung und virtueller Schnitt)

ersten USB-Stick, per Golddraht-Bonden hergestellt. Die verwendete Technologie entspricht damit der, wie sie im Jahr 2008 realisiert wurde (siehe *Abb. 7*). Der entscheidende Fortschritt liegt in der hohen Speicherdichte der verwendeten Speicher-ICs.

Allerdings erbrachte die weitere Untersuchung der Daten ein für die Analytik von Bondverbindungen sehr interessantes Detail. So sind in den CT-Aufnahmen die Metallisierungslagen und die Bondpads auf dem Controller sichtbar (*Abb. 15*).

Deren Sichtbarkeit weist auf eine wesentlich höhere Ordnungszahl hin, als sie Silizium besitzt (Si: Ordnungszahl 14). Die übliche Verdrahtung auf Chipniveau wird in Aluminium (Al: Ordnungszahl 13) ausgeführt und ist daher in einem Absorptionbild nicht sichtbar (Darstellung ist aber im Synchrotron bei Verwendung von monochromatischer kohärenter Strahlung und Auswertung der Phasenlage

möglich – siehe auch Lemme (2009)). Da die Metallisierungsebenen im CT-Bild dargestellt werden, kommt nur Kupfer (Cu: Ordnungszahl 29) als Metallisierung in Betracht. Trotzdem ist die Erkennbarkeit der Kupferlagen ein großer Schritt in der Analytik, da diese eine Dicke von $< 1 \mu\text{m}$ haben. Erst Röntgendetektoren der neuesten Generation haben eine solche hohe Grauwertauflösung und hohe Dynamik, um diese Strukturen aus dem Rauschen heraus noch sichtbar machen zu können. Damit ist die Bondinspektion von auf Cu-Technologie basierenden Halbleitern im eingehausten Zustand bei entsprechender Auflösung (Voxelgröße $< 1 \mu\text{m}$) erstmals möglich, da das Bondpad und der Bonddraht mit seiner Ausformung (Ball oder Wedge) erkennbar sind und somit Bond-Abheber in der CT erkennbar werden. Die folgenden Bilder (*Abb. 16* und *17*) geben einen Eindruck dessen wieder, was momentan detektierbar ist.

3. Fazit

Die Untersuchung von USB-Speicher-Sticks verschiedener Generationen mittels Röntgentechnik zeigt interessante Details zur Technologie und zur Technologieentwicklung. Für ein solches Produkt, das einem extremen Preisdruck unterliegt, werden aus AVT-Sicht immer einfache und zuverlässige Prozesse benutzt. Komplizierte Aufbauten werden nur dann realisiert, wenn dies die technischen Forderungen (z. B. großes Speichervolumen) verlangen. Die Innovation bei diesen USB-Speichern kommt daher eindeutig von der Halbleiterindustrie, welche durch Strukturverkleinerung immer mehr Speicherzellen pro Flächeneinheit realisieren kann. USB-Speicher

gehörten demnach dem Mooreschen Gesetz. Anders sieht es in anderen Industriezweigen aus. So geht der Trend in der Medizintechnik, besonders bei der implantierbaren, hin zu Heterosystemen. Die dritte Dimension muss ausgenutzt werden, um die notwendigen Funktionen (z. B. Sensorik, Aktorik, Stromversorgung, Kommunikation) in kleinsten Volumina zu realisieren. Ähnliches gilt für moderne autarke Sensoren, wie sie z.B. in der Strukturüberwachung von Windkraftanlagen, Flugzeugen oder Bauwerken in Zukunft zum Einsatz kommen werden. Auch in diesen Industriezweigen besteht ein permanenter Kostendruck, aber die technische Lösung, an welche zum Teil extreme Zuverlässigkeitsforderungen gestellt werden (im Flugzeugbau bis 30 Jahre), hat das Primat

Tab. 2: Zuordnung der Abbildungen zu ihren Entstehungsbedingungen

Abbildung	Aufgenommen	Röntgensystem	Besonderheiten
4 & 5	2009 (IAVT)	nanome x	Detektor mit CsI-Szintillator: - Auflösung 1920 x 1536 Pixel - Pixelabstand 127 µm - Grauwertauflösung 14 Bit (16 384 Werte)
6 & 7	2009 (IAVT)	nanotom s	Detektor mit GOS-Szintillator: - Auflösung 2400 x 2400 Pixel - Pixelabstand 50 µm - Grauwertauflösung 12 Bit (4 096 Werte)
10 & 11	2012 (GE)	nanome x	Temperaturstabilisierter Detektor mit CsI-Szintillator: - Auflösung 1000 x 1000 Pixel - Pixelabstand 200 µm - Dynamik > 10000:1 - Grauwertauflösung 14 Bit (16 384 Werte)
13 & 14 & 15	2012 (GE / VG)	nanotom m	Temperaturstabilisierter Detektor mit CsI-Szintillator: - Auflösung 3072 x 2400 Pixel - Pixelabstand 100 µm - Grauwertauflösung 14 Bit (16 384 Werte) - Dynamik > 10000:1 Temperaturstabilisierte Röntgenröhre
16 & 17	2012 (GE / VG)	v tome x m	Temperaturstabilisierter Detektor mit CsI-Szintillator: - Auflösung 1000 x 1000 Pixel - Pixelabstand 200 µm - Grauwertauflösung 14 Bit (16 384 Werte) - Dynamik > 10000:1 Temperaturstabilisierte Röntgenröhre

Abkürzungen der Partner/Aufnahmeorte: GE – GE Sensing & Inspection Technologies GmbH, Wunstorf; VG – Volume Graphics GmbH, Heidelberg; IAVT – TU Dresden, Institut für Aufbau- und Verbindungstechnik der Elektronik)

und führt dann auch zu kosteneffizienten Lösungen.

Die in diesem Artikel dargestellten Untersuchungen haben exemplarisch gezeigt, dass moderne Elektronik ohne moderne hochauflösende Inspektionstechnik nicht realisierbar ist. Das gilt für die Konstruktion über die Qualitätssicherung in der Fertigung bis zur Fehlersuche nach dem Ausfall. Die über einen Zeitraum von ca. drei Jahren erfolgten vergleichenden Untersuchungen haben auch gezeigt, welche rasante Entwicklung die Röntgenanalytik und dabei besonders die Röntgen-Mikro- und Nano-CT gemacht haben. Besonders die Weiterentwicklung der Detektoren trägt entscheidend zur Verbesserung der Inspektionsergebnisse bei. Da es traditionell eine sehr enge Zusammenarbeit zwischen phoenix|x-ray / GE Sensing & Inspection Technologies und der TU Dresden gibt, sind alle Untersuchungen an Geräten der GE-Produktlinie phoenix|x-ray gemacht worden. *Tabelle 2* gibt an, welches Bild mit welcher Technik wann aufgenommen wurde, um die technische Evolution besonders der Detektoren darzustellen.

Kontakt: martin.oppermann@tu-dresden.de

Literaturverzeichnis

Diskurs (2005)

Autorenkollektiv: Produktionstechnik für eine Aufbau- und Verbindungstechnik für die Nanoelektronik - Ermittlung des Forschungs- und Handlungsbedarfes. Öffentlicher Diskurs der Zwischenergebnisse, Nürnberg, 20.04.2005

ESTC (2010)

Wolter, Klaus-Jürgen (Tutorialleiter): Testing for 1st and 2nd Level Electronics Packaging. Tutorial am 13.09.2010 auf der ESTC 2010 in Berlin

ITRS (2010)

Autorenkollektiv: „More-than-Moore“ White Paper, International Technology Roadmap for Semiconductors (RTIS). <http://www.itrs.net/Links/2010ITRS/IRC-ITRS-MtM-v2.203.pdf> (genutzt am 26.10.2012).

Lemma (2009)

Lemma, Helmut: Silizium-Mikrostrukturen verbessern Röntgenbilder, Elektronik Heft 22/2009 S. 53-57. Haar: WEKA Fachmedien GmbH, 2009

Nano-PAL (2009)

Autorenkollektiv: Fehlermechanismen und Prüfverfahren miniaturisierter Lötverbindungen – Ergebnisbericht des BMBF-Verbundprojektes Nano-PAL. Book Series ‚Systemintegration in Electronic Packaging‘. Templin: Verlag Dr. Markus A. Detert, 2009

Oppermann (2011)

Oppermann, Martin: Blick in das Package - Möglichkeiten und Grenzen der zerstörungsfreien Charakterisierung mittels Röntgenmikroskopie. PLUS - Fachzeitschrift für Aufbau- und Verbindungstechnik in der Elektronik, Heft 7/2011, S. 1611 - 1627, Saulgau: Eugen G. Leuze Verlag KG, 2011

Zerna (2008)

Zerna, Thomas: Aufbau- und Verbindungstechnik für Elektronik-Baugruppen der Höchstintegration. Book Series ‚Systemintegration in Electronic Packaging‘, Templin: Verlag Dr. Markus A. Detert, 2008

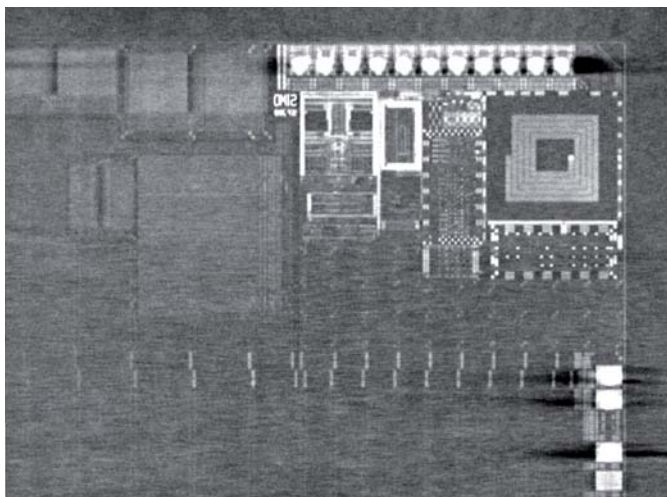


Abb. 16: Details der Chipmetallisierung (Voxelgröße: 1 µm; die hellen Strukturen im oberen Bereich sind Bonddrähte auf Bondpads)

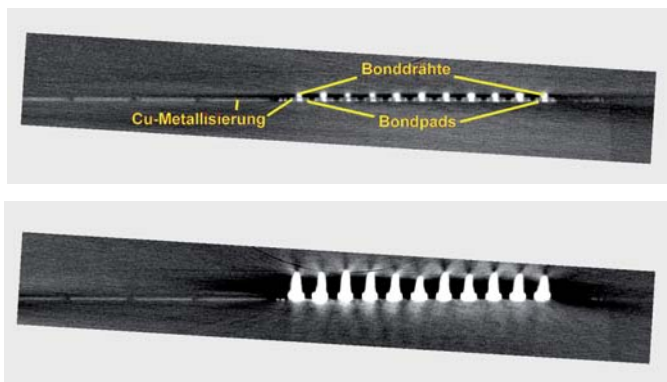


Abb. 17: Virtuelle Schnitte durch Ball-Bondverbindungen auf dem IC: Oben: Beginn des Balls, die Bondpads sind gut sichtbar; unten: virtueller Schnitt Lage oberes Bild + 20 µm – Schnitt durch die Balls und durch die Bonddrähte